

## 明 細 書

### 定電流駆動装置、バックライト光源装置及びカラー液晶表示装置

#### 技術分野

- [0001] 本発明は、直列接続された複数の発光ダイオード(LED:Light Emitting Diode)をパルス幅変調定電流駆動回路により定電流駆動するようにした定電流駆動装置、この定電流駆動装置により駆動されるバックライト光源装置及びカラー液晶表示装置に関する。

本出願は、日本国において2004年4月20日に出願された日本特許出願番号2004-124795を基礎として優先権を主張するものであり、この出願は参照することにより、本出願に援用される。

#### 背景技術

- [0002] 近年、液晶TVやプラズマディスプレイ(PDP:Plasma Display Panel)に代表されるようにディスプレイの薄型化が図られている。特に、モバイル用ディスプレイの多くは液晶系であり、忠実な色の再現性が望まれている。また、液晶パネルのバックライトは、蛍光管を使ったCCFL(Cold Cathode Fluorescent Lamp)タイプが主流であるが、環境の安全を維持するため、水銀を用いることなく製造することができる光源が要求され、CCFLに変わる光源として発光ダイオード等を用いることが有望視されている。

一般的に、発光ダイオードを表示画素に用いたディスプレイでは、発光ダイオードをマトリクス駆動をするために、各画素に対してX-Yのアドレッシング駆動回路を必要とし、これにより、発光させたい画素の位置にある発光ダイオードを選択(アドレッシング)し、点灯させる時間を変調することにより輝度調整を実施し(パルス幅変調(PWM:Pulse Width Modulation)駆動)、所定の階調性のある表示画面を得ている。このため、駆動用の回路が複雑になりコストが高くなっている。この種のディスプレイとして、特開2001-272938号公報に開示されたものがある。

#### 発明の開示

#### 発明が解決しようとする課題

- [0003] ところで、発光ダイオードは、寿命があり、不点灯になるが、個々の素子の壊れ方に

は、断線してしまうOPENモードによる不良と、短絡してしまうShortモードによる不良と、そのいずれでもなく、光量の低下が発生するモードの3種類に大きくは分類される。

これらの故障を検出するためには、一つ一つのLED素子を独立した駆動回路で駆動する方法を採用するとともに、個々の素子の動作状態を常にフィードバックするシステムを構築しなければならないので、コストがかさみ、実際の機器では実現が困難であった。

また、発光ダイオードを個別の発光画素に使用した画像表示ディスプレイが存在しているが、その場合のマトリクス型の駆動においても、前述のように、発光ダイオード個々の素子の不良を個別に判断し、さらに除去する機能を備えたシステムは、従来、存在していなかった。

発光ダイオードを液晶ディスプレイのバックライトとして使用する場合、個々の発光ダイオードの電力が大きく、個数が比較的少ないため、不良により不点灯箇所が生じると、ムラなどを生じ、見苦しい。また、照明用途のLED駆動装置においては、大電力駆動用のマトリクス駆動LSI等は作成されておらず、現実的にはコスト面で不利であるため、直列接続形式が用いられると考えられるが、直列接続形式では、個々の発光ダイオードの不良が発生し、それが、断線の場合では、一列全てが不点灯となり、著しい色ムラを生じてしまう。

そこで、本発明の目的は、上述の如き従来の実情に鑑み、直列接続された複数の素子例えば発光ダイオードを定電流駆動するにあたり、素子のOPENモードの不良時にその箇所の素子電流を迂回し、その箇所の断線状態を自動的に回避するようにした定電流駆動装置、この定電流駆動装置により駆動されるバックライト光源装置及びカラー液晶表示装置を提供することにある。

本発明は、直列接続された複数の素子をパルス幅変調定電流駆動回路により定電流駆動する定電流駆動装置であって、直列接続された複数の素子の各々に並列に接続されたサイリスタからなるバイパス回路を備え、バイパス回路には、直列に接続された素子の正常動作時にはサイリスタがオフ状態にあり、直列に接続された素子がオープン状態になった場合にはサイリスタをターンオンさせるゲート電位をサイリスタに与えるゲート電位設定回路が設けられている。

また、本発明は、表示パネルを背面側から照明するバックライト光源装置であって、直列接続された複数の発光ダイオードと、直列接続された複数の発光ダイオードの各々に並列に接続されたサイリスタからなるバイパス回路を備え、バイパス回路には、直列に接続された発光ダイオードの正常動作時にはサイリスタがオフ状態にあり、直列に接続された発光ダイオードがオープン状態になった場合にはサイリスタをターンオンさせるゲート電位をサイリスタに与えるゲート電位設定回路が設けられている。

さらに、本発明は、カラーフィルタを備えた透過型のカラー液晶表示パネルと、このカラー液晶表示パネルを背面側から照明するバックライト光源装置とからなるカラー液晶表示装置であって、この装置に用いるバックライト光源装置は、直列接続された複数の発光ダイオードと、直列接続された複数の発光ダイオードの各々に並列に接続されたサイリスタからなるバイパス回路を備え、バイパス回路には、直列に接続された発光ダイオードの正常動作時にはサイリスタがオフ状態にあり、直列に接続された発光ダイオードがオープン状態になった場合にはサイリスタをターンオンさせるゲート電位をサイリスタに与えるゲート電位設定回路が設けられている。

本発明を適用した定電流駆動装置、この定電流駆動装置により駆動されるバックライト光源装置及びカラー液晶表示装置では、直列接続された複数の素子の各々に並列に接続されたサイリスタからなるバイパス回路に備えられるゲート電位設定回路によって、直列に接続された素子の正常動作時にはサイリスタがオフ状態にあり、直列に接続された素子がオープン状態になった場合にはサイリスタをターンオンさせるゲート電位をオープン状態になった素子に接続されているサイリスタに与えるので、直列接続された複数の素子列、例えば発光ダイオードを定電流駆動するにあたり、素子のOPENモードの不良時にその箇所の素子電流を迂回し、当該箇所の断線状態を自動的に回避することができる。

本発明のさらに他の目的、本発明によって得られる利点は、以下において図面を参照して説明される実施に形態から一層明らかにされるであろう。

#### 図面の簡単な説明

[0004] [図1]図1は、本発明の一実施形態であるバックライト方式のカラー液晶表示装置を示す斜視図である。

[図2]図2は、カラー液晶表示装置を構成する駆動回路を示すブロック図である。

[図3]図3A～図3Cは、カラー液晶表示装置におけるカラー液晶パネルに設けられるカラーフィルタの構成を示す平面図である。

[図4]図4は、カラー液晶表示装置を構成するバックライト光源装置における発光ダイオードの配置例を模式的に示す図である。

[図5]図5は、発光ダイオードの配置例における各発光ダイオードが接続された形を電気回路図記号のダイオードマークによって模式的に示した図である。

[図6]図6は、赤の発光ダイオード、緑の発光ダイオード及び青の発光ダイオードをそれぞれ2個使用し、合計6個の発光ダイオードを一行に配列した単位セルを各色の発光ダイオードの個数でパターン表記して示す図である。

[図7]図7は、基本単位の単位セル4を3つ連続に繋げた場合を発光ダイオードの個数でパターン表記して模式的に示した図である。

[図8]図8は、バックライト光源装置の光源における実際の発光ダイオードの配置例をLEDの個数でパターン表記して示す図である。

[図9]図9は、バックライト光源装置における発光ダイオードの駆動構成を示す図である。

[図10]図10は、バックライト光源装置における直列接続された複数の発光ダイオードに定電流を流すための構成を示すブロック回路図である。

[図11]図11は、バックライト光源装置において、直列接続された複数の発光ダイオードを定電流駆動するにあたり、素子のOPENモードの不良時にその箇所の素子電流を迂回し、その箇所の断線状態を自動的に回避するための構成を示すブロック回路図である。

[図12]図12Aはサイリスタの構造を示す図であり、図12Bはその動作を示す回路図である。

[図13]図13は、バックライト光源装置において、直列接続された複数の発光ダイオードのOPENモードの不良時に、その箇所の素子電流を迂回し、その箇所の断線状態を自動的に回避するための構成を示すブロック回路図である。

発明を実施するための最良の形態

[0005] 以下、本発明の実施の形態について、図面を参照して詳細に説明する。なお、本発明は以下の例に限定されるものではなく、本発明の要旨を逸脱しない範囲で、任意に変更可能であることは言うまでもない。

本発明は、図1に示すような構成のバックライト方式のカラー液晶表示装置100に適用される。

このカラー液晶表示装置100は、透過型のカラー液晶表示パネル10と、このカラー液晶表示パネル10の背面側に設けられたバックライト光源装置20からなる。

透過型のカラー液晶表示パネル10は、ガラス等の透明な材料を用いて構成された2枚の透明な基板であるTFT基板11と対向電極基板12を互いに対向配置させ、その間隙に例えばツイステッドネマチック(TN)液晶を封入した液晶層13を設けている。TFT基板11にはマトリクス状に配置された信号線14と走査線15及びこれらの交点に配置されたスイッチング素子としての薄膜トランジスタ16と画素電極17が形成されている。薄膜トランジスタ16は走査線15により順次選択されるとともに、信号線14から供給される映像信号を対応する画素電極17に書き込む。一方、対向電極基板12のTFT基板11に対向する側の表面には対向電極18及びカラーフィルタ19が形成されている。

このカラー液晶表示装置100は、上述のような構成を備えた透過型のカラー液晶表示パネル10を2枚の偏光板31、32で挟み、バックライト光源装置20により背面側から白色光を照射した状態で、アクティブマトリクス方式で駆動することによって、所望のフルカラー映像表示が得られる。

バックライト光源装置20は、光源21と波長選択フィルタ22からなり、光源21が出射する光で波長選択フィルタ22を介してカラー液晶表示パネル10を背面側から照明する。

このカラー液晶表示装置100は、図2に示すような構成を備えた駆動回路200により駆動される。

この駆動回路200は、カラー液晶表示パネル10やバックライト光源装置20の駆動電源を供給する電源部110、カラー液晶表示パネル10を駆動するXドライバ回路120及びYドライバ回路130、外部から映像信号が入力端子140を介して供給されるR

GBプロセス処理部150、このRGBプロセス処理部150に接続された画像メモリ160及び制御部170、バックライト光源装置20の駆動制御するバックライト駆動制御部180等を備える。

この駆動回路200において、入力端子140を介して入力された映像信号は、RGBプロセス処理部150によりクロマ処理等の信号処理がなされ、さらに、コンポジット信号からカラー液晶表示パネル10の駆動に適したRGBセパレート信号に変換されて、制御部170に供給されるとともに、画像メモリ160を介してXドライバ120に供給される。また、制御部170は、RGBセパレート信号に応じた所定のタイミングでXドライバ120及びYドライバ回路130を制御して、画像メモリ160を介してXドライバ120に供給されるRGBセパレート信号でカラー液晶表示パネル10を駆動することにより、RGBセパレート信号に応じた映像を表示する。

ここで、カラーフィルタ19は各画素電極17に対応した複数のセグメントに分割されている。例えば、図3Aに示すように3原色である赤色フィルタCFR、緑色フィルタCFG、青色フィルタCFBの3つのセグメント、図3Bに示すように3原色(RGB)にシアン(C)を加えた赤色フィルタCFR、シアン色フィルタCFC、緑色フィルタCFG、青色フィルタCFBの4つのセグメント、あるいは、図3Cに示すように3原色(RGB)にシアン(C)とイエロー(Y)を加えた赤色フィルタCFR、シアン色フィルタCFC、青色フィルタCFG、イエロー色フィルタCFY、青色フィルタCFBの5つのセグメントに分割されている。

ここで、バックライト光源装置20には、透過型のカラー液晶表示パネル10を背面に配設された複数の発光ダイオード(LED:light emitting diode)により照射するエリアライト方式の光源21が採用されている。

次に、このバックライト光源装置20の光源21を構成する発光ダイオードの配置について説明する。

図4は、発光ダイオードの配置例として、単位セル4-1、4-2毎に、赤の発光ダイオード1、緑の発光ダイオード2及び青の発光ダイオード3をそれぞれ2個使用し、合計6個の発光ダイオードを一行に配列した様子を示している。

この配置例では6個であるが、使用する発光ダイオードの定格、発光効率などによ

り、混合色をバランスの良い白色光とするために、光出力バランスを整える必要から、各色の個数配分は本例以外のバリエーションがあり得る。

図4に示す配置例において、単位セル4-1と単位セル4-2は、全く同一のものであり、中央の両端矢印部分で接続されている。また、図5は、単位セル4-1及び単位セル4-2が接続された形を電気回路図記号のダイオードマークによって図示したものである。この例の場合、各発光ダイオード、すなわち、赤の発光ダイオード1、緑の発光ダイオード2、青の発光ダイオード3は左から右に電流が流れる方向に極性を合わせて直列接続されている。

ここで、赤の発光ダイオード1、緑の発光ダイオード2及び青の発光ダイオード3をそれぞれ2個使用し、合計6個の発光ダイオードを一行に配列した単位セル4を各色の発光ダイオードの個数でパターン表記すると、図6に示すように(2G 2R 2B)となる。すなわち、(2G 2R 2B)は、緑と赤と青2個ずつ合計6個のパターンを基本単位としていることを示す。そして、図7に示すように、基本単位の単位セル4を3つ連続に繋げた場合、記号が3\*(2G 2R 2B)で、発光ダイオードの個数でパターン表記すると(6G 6R 6B)で示される。

次に、バックライト光源装置20の光源21における実際の発光ダイオードの配置例を図7の表記に基づいて説明する。

光源21には、図8に示すように、前述した発光ダイオードの基本単位(2G 2R 2B)の3倍を1つの中単位(6G 6R 6B)として、垂直に4行、水平に5列、合計で360個の発光ダイオードが配置されている。

そして、360個の発光ダイオード全てに対して、個々のアドレッシングを施すことは容易でないので、このバックライト光源装置20では、図9に示すような駆動構成としている。

すなわち、n列のそれぞれに対応するRGBのペア $g_1 \sim g_n$ は、各列にRGBの各発光ダイオードそれぞれが独立して直列接続されており、DC-DCコンバータ7により定電流が流される構成とされている。

図10を参照して、定電流をLED直列接続基板m1, m2に流すための具体的な構成例を説明する。

すなわち、複数の発光ダイオードLED1〜LEDnが直列接続されたLED列40は、一端が検出抵抗(Rc)5を介してDC-DCコンバータ7に接続され、また、他端がFET6を介して接地されている。

DC-DCコンバータ7は、出力電圧Vccの設定に対して、検出抵抗5による電圧降下を検出して、直列接続されたLED列に所定の定電流ILEDが流れるようにフィードバックループを構成している。この例では、検出抵抗5による降下電圧がDC-DCコンバータ7内に設けられたサンプルホールド回路を介して帰還される。

また、バックライト駆動制御部180に備えられたドライバIC181からFET6のゲートに加えられるmain PWM(Pulse Width Modulation)信号により、LED列40に流れる電流が所定の期間ON-OFFされることにより、LED列を構成する各発光ダイオードの発光量を増減させる。

すなわち、このバックライト光源装置20では、バックライト駆動制御部180に備えられたドライバIC181から供給されるmain PWM信号によりFET6をスイッチング動作させて、複数の発光ダイオードLED1〜LEDnを直列接続してなるLED列40にDC-DCコンバータ7により供給された駆動電流をON-OFFすることによって、発光ダイオード41A〜41Eをパルス幅変調定電流駆動する。

なお、この例では、定電流を波高値で制御するため、電流検出のフィードバックループにサンプルホールドを備えているが、これは一つの例であって他の方法を用いてもよい。

また、この例では、main PWM信号に基づいてサンプルホールドスイッチ駆動回路182により作成されるサンプルパルスがサンプルホールドスイッチ8に供給される。

なお、図10に示す一群のLED列40は、図9に示すn列のそれぞれに対応するRGBのペアg1〜gnの1列に対応している。したがって、本例では、同様の回路が、gn列×3倍(RGB分)必要となる。

次に、このバックライト光源装置において、直列接続された複数の発光ダイオードを定電流駆動するにあたり、素子のOPENモードの不良時にその箇所の素子電流を迂回し、当該箇所の断線状態を自動的に回避するための構成を、図11〜図13を参照して説明する。



すなわち、図11に示す例では、直列接続された5個の発光ダイオード41A～41Eに個々に並列に接続されたサイリスタ81A～81Eと分圧抵抗82A(Ra1, Ra2)～82E(Re1, Re2)からなるバイパス回路80A～80Eが設けられている。

分圧抵抗82A～82Eは、各中点がサイリスタ81A～81Eのゲート端子に接続されており、直列接続された発光ダイオード41A～41Eの正常動作時にはサイリスタ81A～81Eがオフ状態にあり、発光ダイオード41A～41Eがオープン状態になった場合に、サイリスタ81A～81Eをターンオンさせるゲート電位を各サイリスタ81A～81Eに与えるゲート電位設定回路83A～83Eを構成している。

直列接続された5個の発光ダイオード41A～41Eは、正常に動作している場合には、上から下に向けて、各々Vfa～Vfeまでの個別の電圧降下を有しており、製造ロットに応じてばらつきを有する。また、

直列接続された5個の発光ダイオード41A～41Eは、FET6によってPWM駆動される。この構成例では、FET6に並列に抵抗85(Rf)を接続することで、ターンオンしたサイリスタがターンオン状態を維持するための最低維持電流を抵抗85を介して流している。

抵抗85は、FET6がオフの状態のとき、発光ダイオード41A～41Eに $I \cdot R_f$ なる電流を僅かに流すために設けられている。すなわち、完全な発光は期待できないが、サイリスタがターンオンすることのない最低維持電流を常に流しておく。

ここで、図12A、図12Bを参照してサイリスタについて簡単に説明する。

サイリスタは、図12Aに示すように、トランジスタにさらにもう一つPN接合を付けたPNPNの4層からなる素子で、アノードAとゲートGとカソードKの3端子素子であり、アノード・カソード(A-K)間は通常導通してしていないが、ゲートGに+、カソードKに-の電圧を印加すると、図12Bに示すように、ゲート電流( $I_1$ )が流れ、アノードAからカソードKに電流が流れるようになる。これは、ゲート・カソード(G-K)間への電圧印加を停止しても続く。すなわち、ゲート・カソード(G-K)間に短時間でも電圧を印加すれば、( $I_2$ ), ( $I_3$ )を経てアノード端子Aからカソード端子Kに電流が流れ導通状態に至る。アノード・カソードA-K間の印加電圧を取り去らないで、最低維持電流を流せば、電流が流れ続ける。サイリスタのON抵抗は低く、損失が少ない。

そして、ゲート電位設定回路83A～83Eは、発光ダイオード41A～41Eが正常に動作している状態における各発光ダイオード41A～41Eでの電圧降下、本例では約4Vでは各サイリスタ81A～81Eをオフ状態に維持する。

図13に示すように、例えば、発光ダイオード41BにOPENモードの不良が発生すると、この発光ダイオード41Bの端子電圧が上昇することにより、瞬時にゲート電流が流れてサイリスタ81Bが瞬時にターンオンする。ターンオンしたサイリスタ81BのON状態は、サイリスタの性質によって、印加電圧を取り去るか、最低維持電流以下にならない限り、ゲート電位を取り去っても続くので、抵抗85の抵抗値を適正に設定することによって、OPEN不良となった発光ダイオードを効果的にバイパスすることができる。

なお、本発明は、図面を参照して説明した上述の実施例に限定されるものではなく、添付の請求の範囲及びその主旨を逸脱することなく、様々な変更、置換又はその同等のものを行うことができることは当業者にとって明らかである。

### 請求の範囲

- [1] 1. 直列接続された複数の素子をパルス幅変調定電流駆動回路により定電流駆動する定電流駆動装置であって、  
上記直列接続された複数の素子の各々に並列に接続されたサイリスタからなるバイパス回路を備え、  
上記バイパス回路には、直列に接続された素子の正常動作時にはサイリスタがオフ状態にあり、上記素子がオープン状態になった場合にはサイリスタをターンオンさせるゲート電位を上記サイリスタに与えるゲート電位設定回路が設けられていることを特徴とする定電流駆動装置。
- [2] 2. 上記パルス幅変調定電流駆動回路のパルス幅変調用スイッチング素子に抵抗を並列接続し、ターンオンしたサイリスタがターンオン状態を維持するための維持電流を上記抵抗を介して流すことを特徴とする請求の範囲第1項記載の定電流駆動装置。
- [3] 3. 上記直列接続された複数の素子は、発光ダイオードであることを特徴とする請求の範囲第1項記載の定電流駆動装置。
- [4] 4. 表示パネルを背面側から照明するバックライト光源装置であって、  
直列接続された複数の発光ダイオードと、  
上記直列接続された複数の発光ダイオードの各々に並列に接続されたサイリスタからなるバイパス回路を備え、  
上記バイパス回路には、直列に接続された発光ダイオードの正常動作時にはサイリスタがオフ状態にあり、上記発光ダイオードがオープン状態になった場合には上記サイリスタをターンオンさせるゲート電位を上記サイリスタに与えるゲート電位設定回路が設けられていることを特徴とするバックライト装置。
- [5] 5. 上記パルス幅変調定電流駆動回路のパルス幅変調用スイッチング素子に抵抗を並列接続し、ターンオンしたサイリスタがターンオン状態を維持するための維持電流を上記抵抗を介して流すことを特徴とする請求の範囲第4項記載のバックライト装置。
- [6] 6. カラーフィルタを備えた透過型のカラー液晶表示パネルと、このカラー液晶表示

パネルを背面側から照明するバックライト光源装置とからなるカラー液晶表示装置であって、

上記バックライト光源装置は、直列接続された複数の発光ダイオードと、直列接続された複数の発光ダイオードの各々に並列に接続されたサイリスタからなるバイパス回路を備え、上記バイパス回路には、直列に接続された発光ダイオードの正常動作時にはサイリスタがオフ状態にあり、上記発光ダイオードがオープン状態になった場合には上記サイリスタをターンオンさせるゲート電位を上記サイリスタに与えるゲート電位設定回路が設けられていることを特徴とするカラー液晶表示装置。

- [7] 7. 上記パルス幅変調定電流駆動回路のパルス幅変調用スイッチング素子に抵抗を並列接続し、ターンオンしたサイリスタがターンオン状態を維持するための維持電流を上記抵抗を介して流すことを特徴とする請求の範囲第6項記載のカラー液晶表示装置。

[図1]

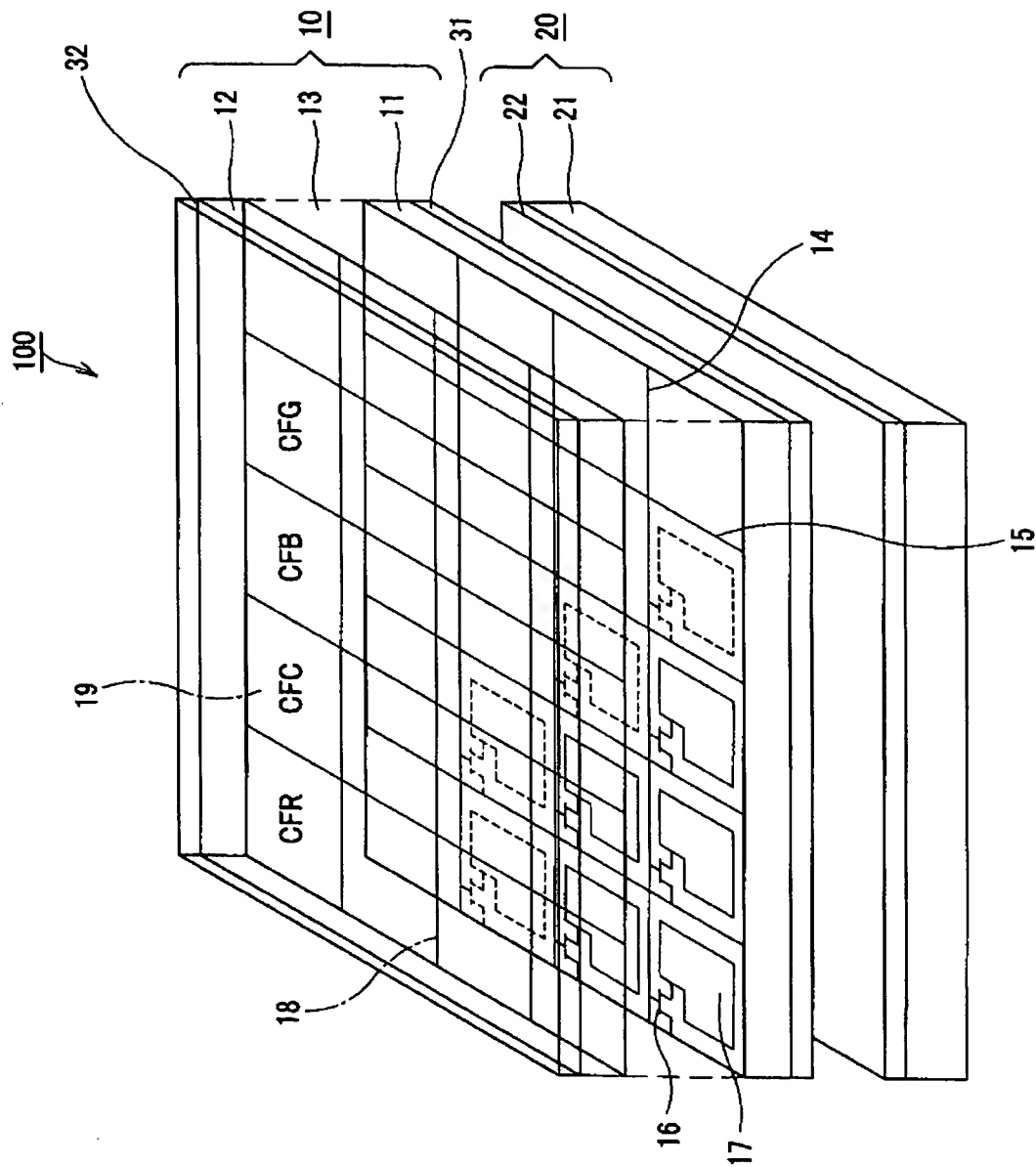


FIG.1

[図2]

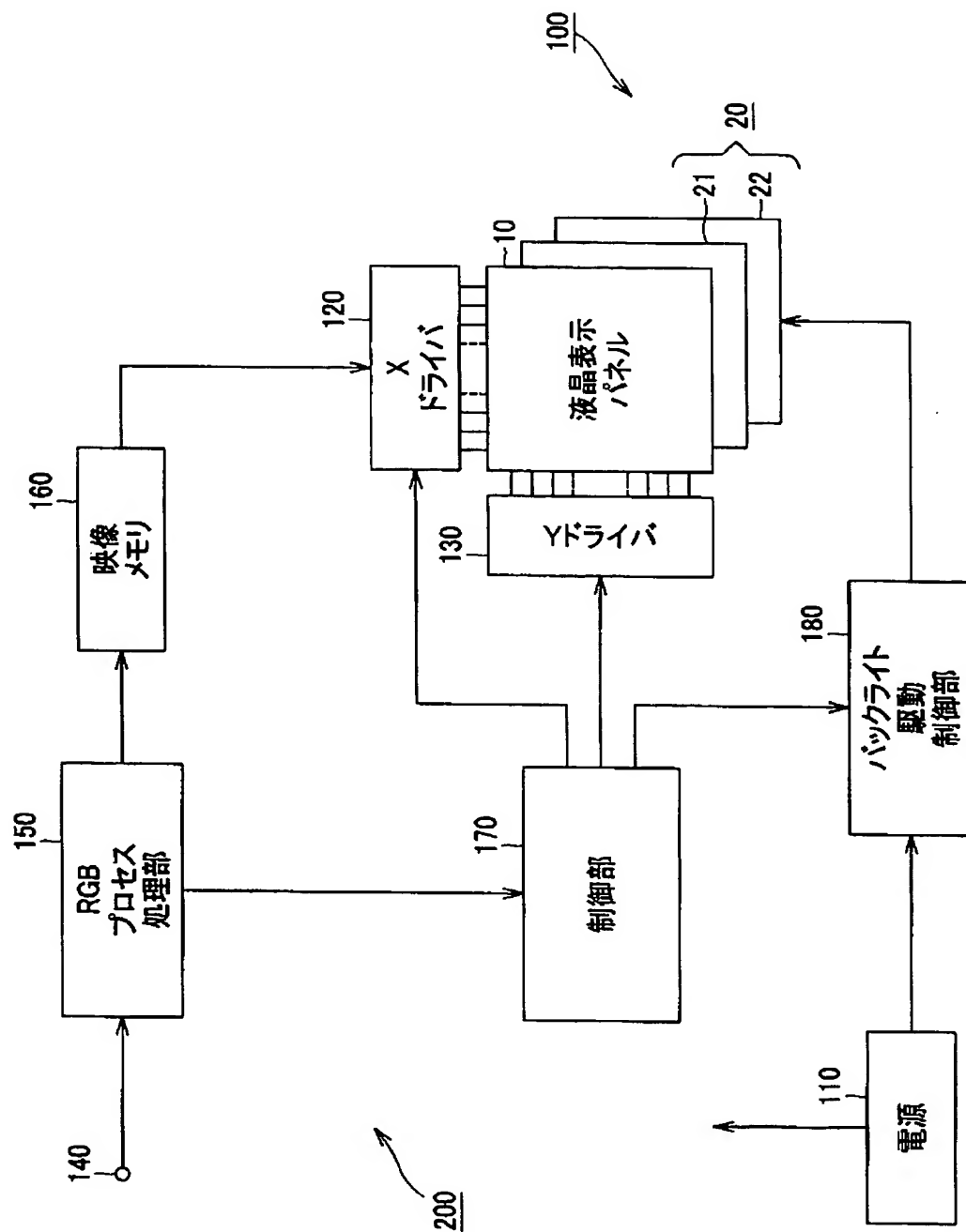
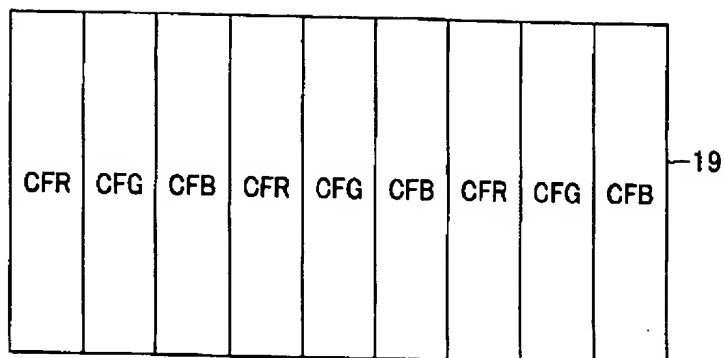
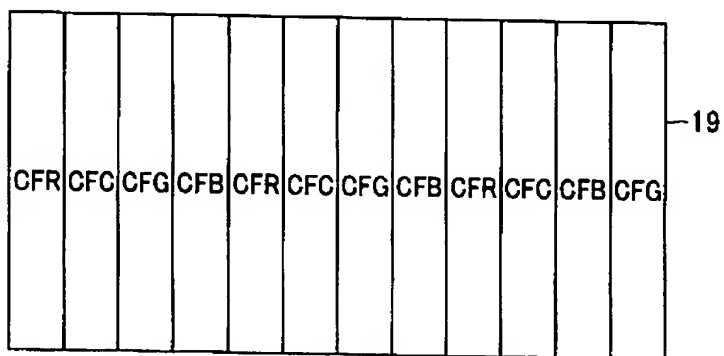


FIG.2

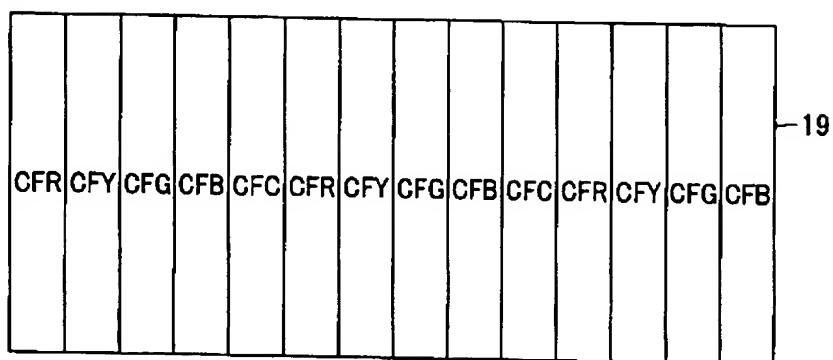
[図3]



**FIG. 3A**



**FIG. 3B**



**FIG. 3C**

[図4]

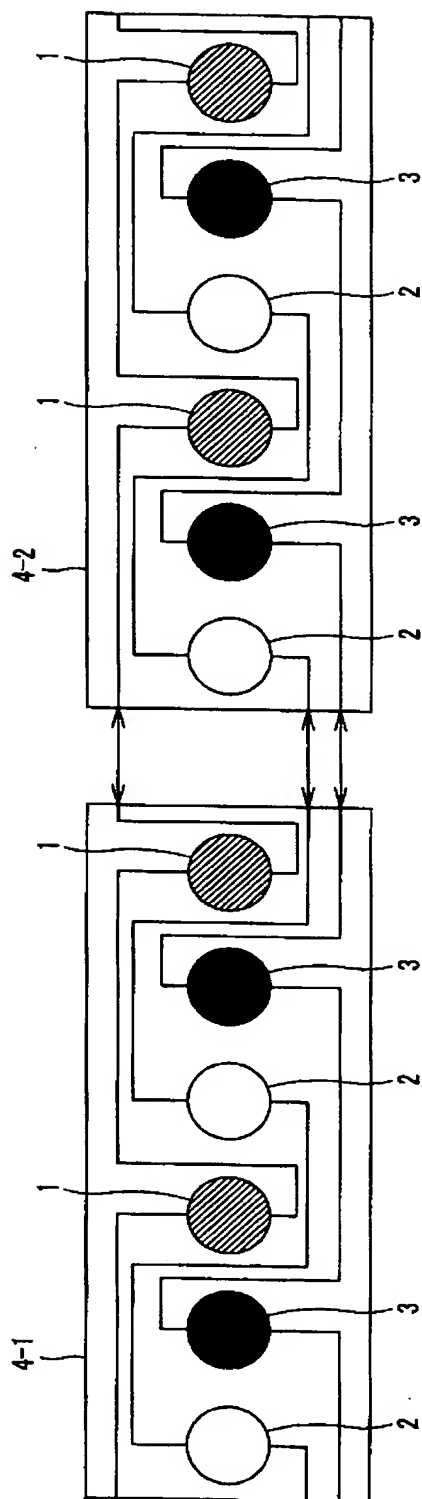


FIG.4



[図5]

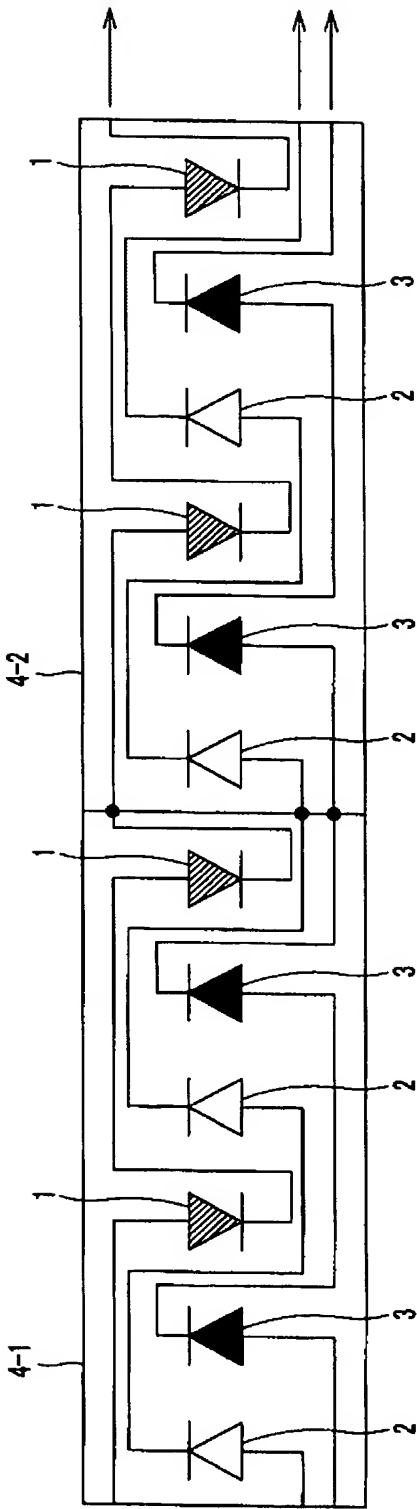


FIG. 5

[図6]

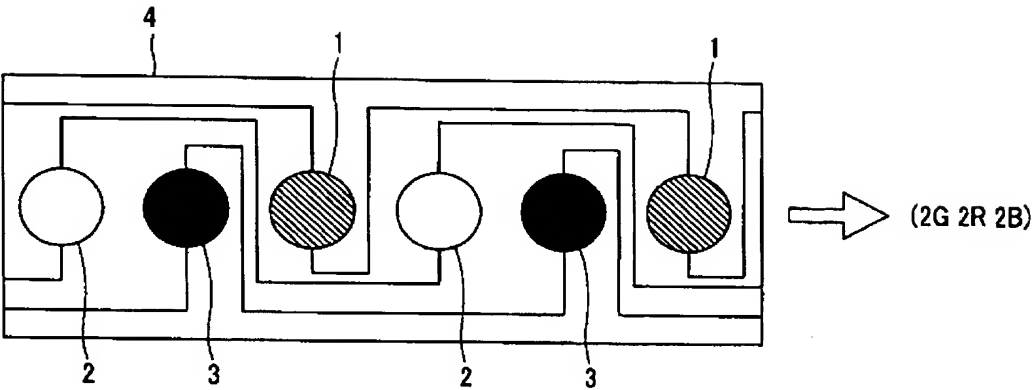


FIG.6

[図7]

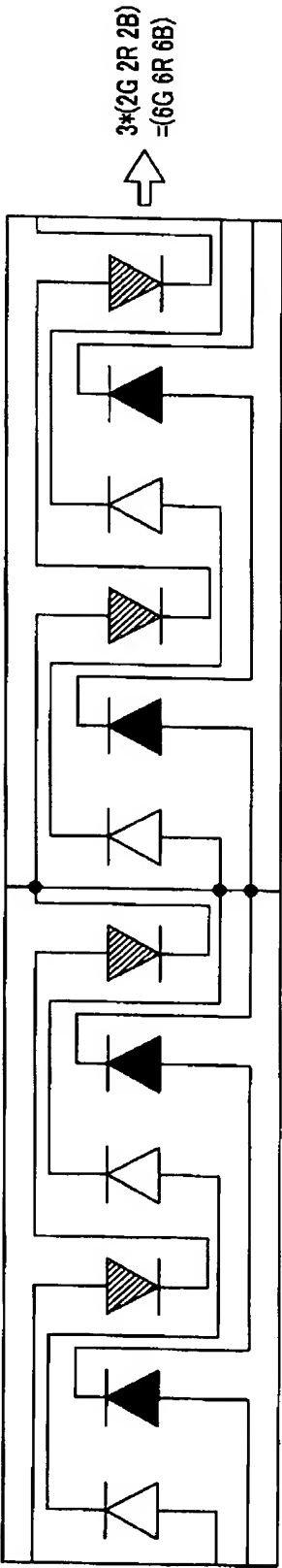


FIG.7

[図8]

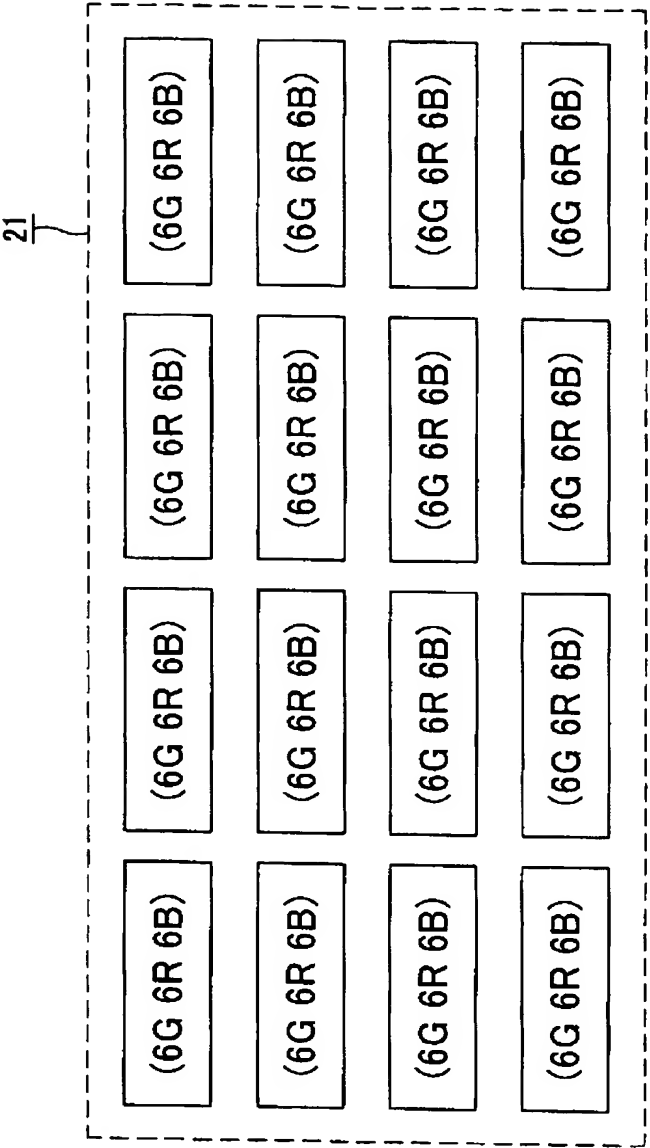
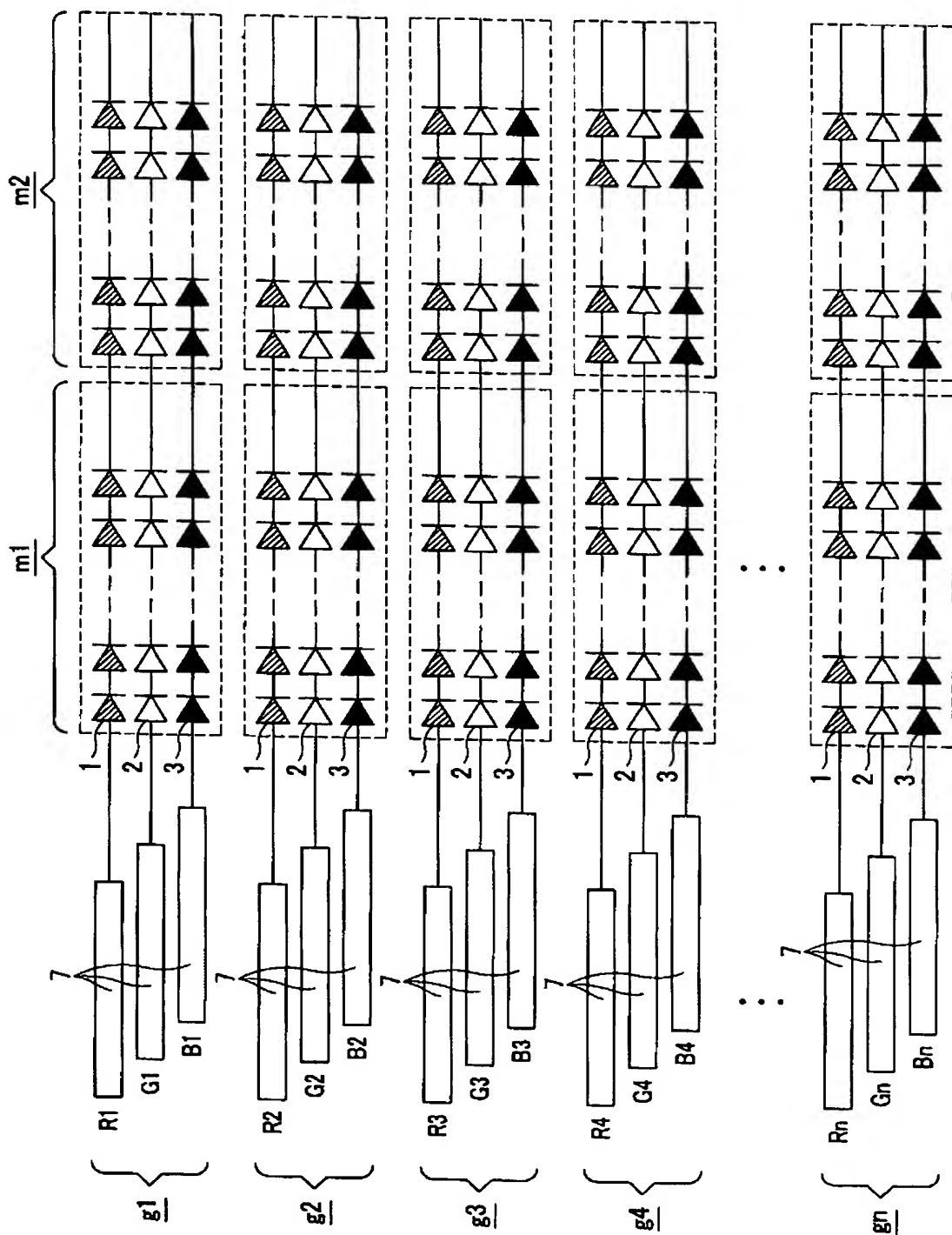


FIG.8

[図9]



[図10]

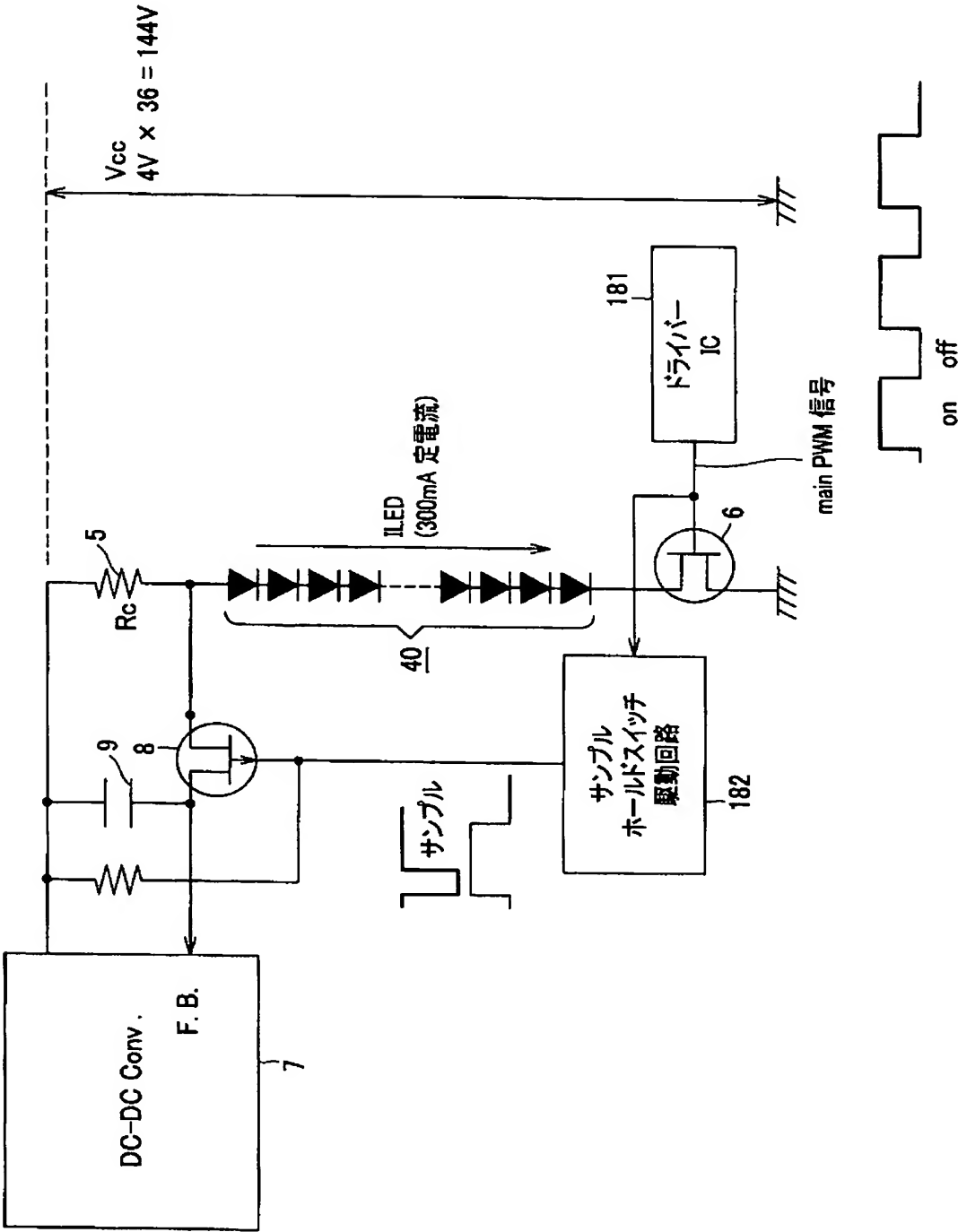


FIG.10

[図11]

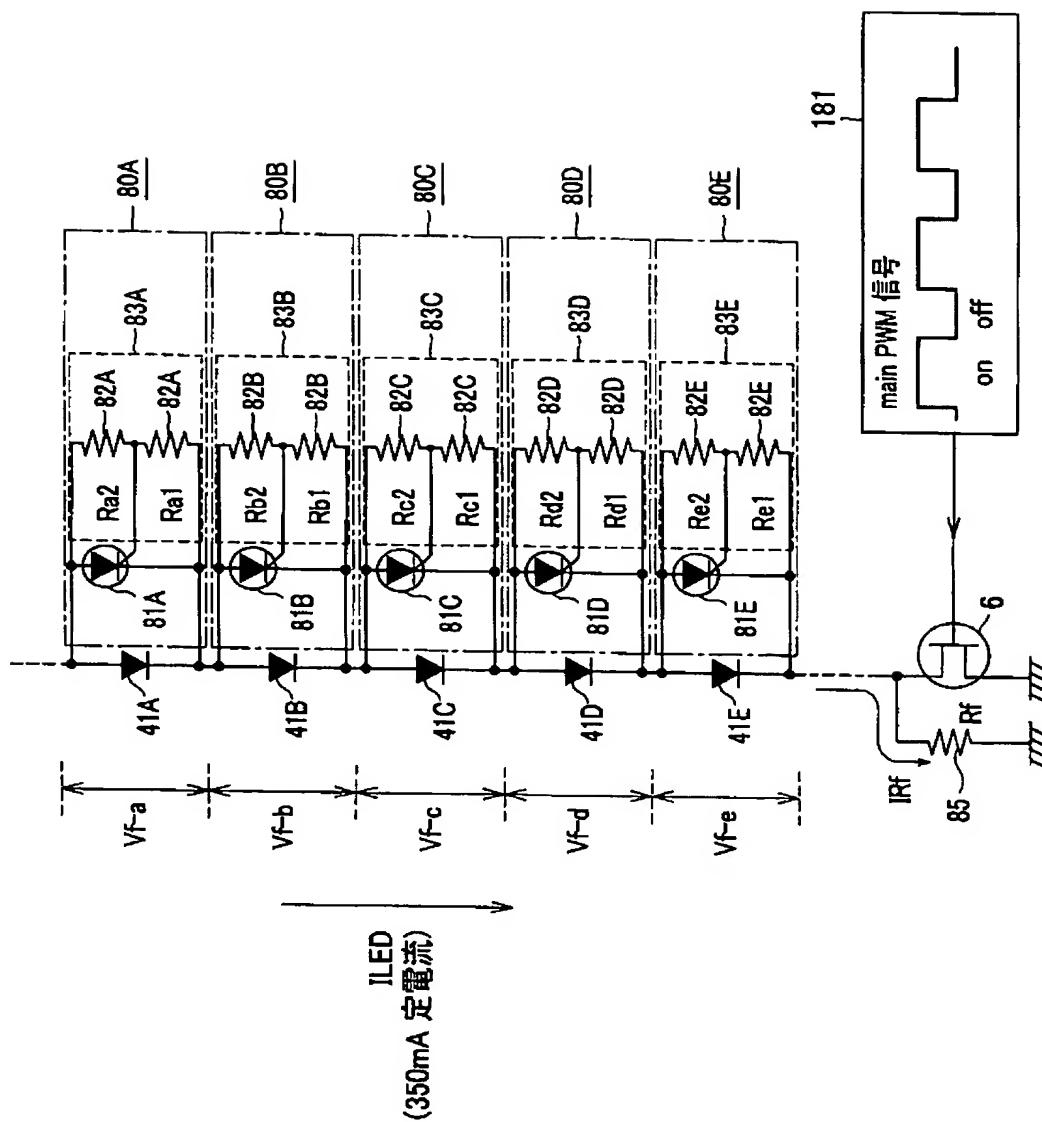


FIG.11

[図12]

FIG. 12A

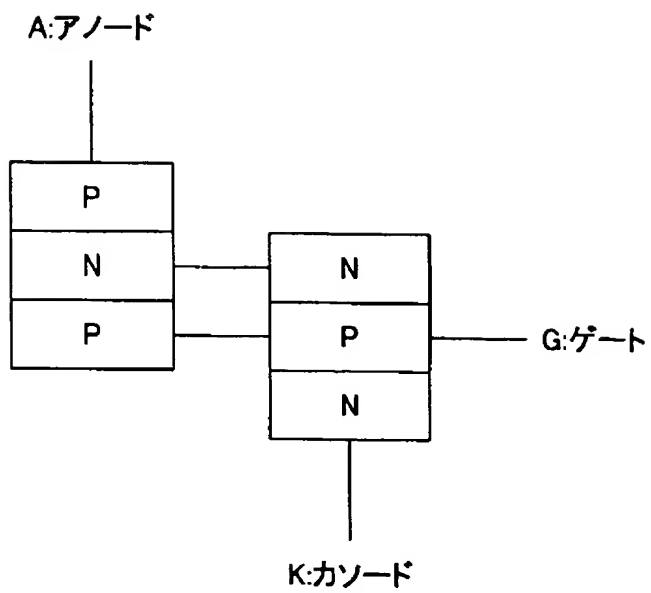
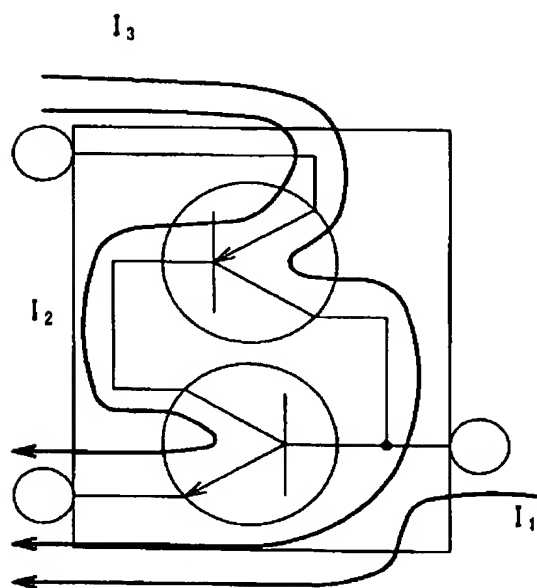


FIG. 12B





[図13]

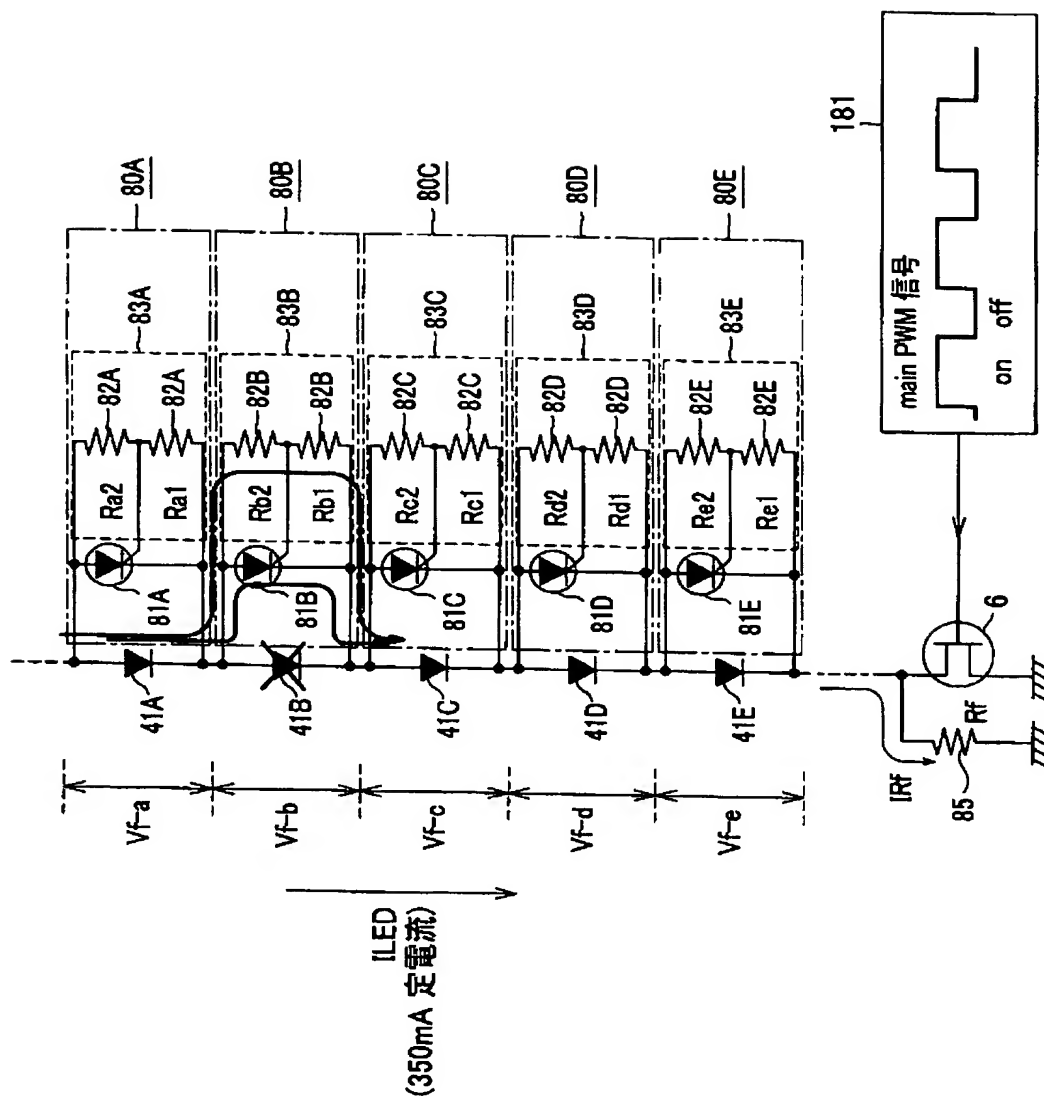


FIG.13

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/005370

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.<sup>7</sup> H01L33/00, G02F1/133, 1/13357

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.<sup>7</sup> H01L33/00, G02F1/133, 1/13357

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-28461 A (TOA Corp.), 30 January, 2001 (30.01.01), Full text; all drawings (Family: none)	1-7
A	JP 6-318732 A (Sutanre Kabushiki Kaisha), 15 November, 1994 (15.11.94), Full text; all drawings (Family: none)	1-7
A	JP 2003-152224 A (Matsushita Electric Industrial Co., Ltd.), 23 May, 2003 (23.05.03), Full text; all drawings	1-7



Further documents are listed in the continuation of Box C.



See patent family annex.

## \* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search

06 June, 2005 (06.06.05)

Date of mailing of the international search report

21 June, 2005 (21.06.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.<sup>7</sup> H01L33/00, G02F1/133, 1/13357

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.<sup>7</sup> H01L33/00, G02F1/133, 1/13357

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2001-28461 A (ティーオーエー株式会社) 2001.01.30, 全文, 全図 (ファミリーなし)	1-7
A	JP 6-318732 A (スタンレー株式会社) 1994.11.15, 全文, 全図 (ファミリーなし)	1-7
A	JP 2003-152224 A (松下電器産業株式会社) 2003.05.23, 全文, 全図	1-7

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日

06.06.2005

国際調査報告の発送日

21.6.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

土屋 知久

2K

8826

電話番号 03-3581-1101 内線 3255